

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-107940

(43)Date of publication of application : 09.04.1992

(51)Int.Cl.

H01L 21/60

(21)Application number : 02-225058

(71)Applicant : HITACHI LTD  
HITACHI TOBU SEMICONDUCTOR LTD

(22)Date of filing : 29.08.1990

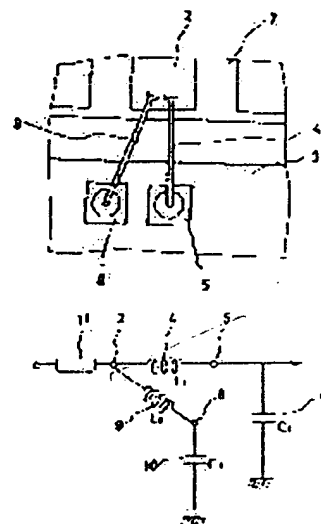
(72)Inventor : DAIKUHARA SADAYUKI  
NAKAZATO NORIO  
KAMATA CHIYOSHI

## (54) SEMICONDUCTOR DEVICE AND ITS COMPONENT PARTS

(57)Abstract:

PURPOSE: To suppress the deterioration of a signal by providing a regulating means for matching the inductance of a signal-transmitting bonding wire and the ground electrostatic capacitance of the end of the signal-transmitting bonding wire to a transmission impedance.

CONSTITUTION: A pad 2 for transmitting very high frequency signals is provided on the package 7 side and a regulating bonding pad 8 is arranged in the manner of adjoining a pad 5 provided on the chip 3 side. A signal-transmitting bonding wire 4 by means of a metal wire is connected between the pads 2 and 5 and a regulating bonding wire 9 is connected between the pads 2 and 8. Therefore, an inductance L2 by a wire 9 and a circuit by a stray electrostatic capacitance 10(C2) formed between the pads 2 and 8 relative to an inductance L1 by a wire 4 and a circuit by a stray electrostatic capacitance 6(C1) are added to the pad 2. In this case, impedance is regulated by change of the length and diameter of the wire 9. Thus, it is possible to conduct impedance matching and to raise a maximum frequency.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

## ⑫ 公開特許公報(A) 平4-107940

⑤ Int. Cl.<sup>5</sup>

H 01 L 21/60

識別記号

3 2 1 X

庁内整理番号

6918-4M

⑬ 公開 平成4年(1992)4月9日

審査請求 未請求 請求項の数 5 (全6頁)

⑭ 発明の名称 半導体装置及びその構成部品

⑰ 特 願 平2-225058

⑱ 出 願 平2(1990)8月29日

⑲ 発 明 者 大 工 原 貞 行 埼玉県入間郡毛呂山町大字旭台15番地 日立東部セミコンダクタ株式会社内

⑲ 発 明 者 中 里 典 生 東京都青梅市今井2326番地 株式会社日立製作所デバイス開発センタ内

⑲ 発 明 者 鎌 田 千 代 士 東京都青梅市今井2326番地 株式会社日立製作所デバイス開発センタ内

⑳ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

㉑ 出 願 人 日立東部セミコンダクタ株式会社 埼玉県入間郡毛呂山町大字旭台15番地

㉒ 代 理 人 弁理士 小川 勝男 外1名

## 明 細 書

## 1. 発明の名称

半導体装置及びその構成部品

## 2. 特許請求の範囲

1. リードフレーム側のパッドと半導体チップ側のパッドとを信号伝送用ボンディングワイヤによって接続して超高周波信号の伝送路を形成する半導体装置であって、前記信号伝送用ボンディングワイヤのインダクタンス及び前記信号伝送用ボンディングワイヤの端部の対地静電容量を伝送インピーダンスに整合させる調整手段を設けたことを特徴とする半導体装置。

2. 前記調整手段は、前記リード部または前記半導体チップの一方に調整用ボンディングパッドを設け、このパッドと前記信号伝送用のボンディングワイヤの何れか一端との間に調整用ボンディングワイヤを接続するものであることを特徴とする請求項1記載の半導体装置。

3. 前記調整手段は、前記リード部および前記半導体チップの各々に調整用ボンディングパッド

を設け、前記調整用ボンディングワイヤの前記調整用ボンディングパッドに接続されていない側を前記信号伝送用ボンディングワイヤの遠方側端に接続するものであることを特徴とする請求項1記載の半導体装置。

4. 前記半導体チップの前記信号伝送用ボンディングワイヤが接続されるパッドに隣接させて、インピーダンス調整用のボンディングパッドを設けたことを特徴とする半導体チップ。

5. 前記リードフレームの信号伝送用のパッドに隣接させて、インピーダンス調整用のボンディングパッドを設けたことを特徴とするリードフレーム。

## 3. 発明の詳細な説明

(産業上の利用分野)

本発明は半導体装置の信号伝送インピーダンスの整合を図ると共に使用周波数を高める技術、特に、ギガヘルツ域の周波数でのインピーダンス整合及び動作を可能にするために用いて効果のある技術に関するものである。

(従来の技術)

一般に、リードフレームを用いた半導体装置は、リードフレームと半導体チップとの間の電気的接続をワイヤボンディングにより行っている。このような構造では、ボンディングワイヤがチップ内のパターンの長さに対して長いため、例えば、数ギガヘルツ域の周波数になるとボンディングワイヤに形成されるインダクタンスが無視できなくなり、このインダクタンスと浮遊静電容量とによって周波数特性が決定される。

従来より、ボンディングワイヤのインダクタンスを低減する技術として、次のようなものが知られている。

- ① ボンディングワイヤの長さを短縮する。
- ② ワイヤ径を太くする。
- ③ ワイヤ数を増やす。すなわち、複数のワイヤを並列接続する。

なお、この種の技術については、例えば、GaAs IC Symposium TECHNICAL DIGEST (ガリウム・アジニード・アイシー・シンポジウム テクニカル

・ダイジェスト) November 6-9, 1988 (1988年11月発行)に記載がある。

ところで、本発明者は、半導体装置の超高周波域における周波数特性の劣化及び入・出力インピーダンスの不整合の問題について検討した。

以下は、本発明者によって検討された技術であり、その概要は次の通りである。

例えば、通信などのインターフェースに用いられる半導体装置は、8ビット、16ビットなどのパラレル信号をシリアル信号に変換するように構成されているが、上記したようにシリアル信号ラインにボンディングワイヤを用いた場合、ライン中にインダクタンスが直列挿入されるため、その等価回路は第7図の如くなる。

すなわち、リード1のパッド2とチップ3との間はボンディングワイヤによって接続されるが、このボンディングワイヤ4がインダクタンスLを持っている。また、パッケージ7のパッド5とアースライン(または電源ライン)の間には浮遊静電容量C(C)が生じている。周波数の上限を

高くするにはL及びCは小さいほど良い結果が得られるが、これらを0にすることはできない。

このインダクタンスLと浮遊静電容量C(C)がローパスフィルタを形成し、このLとCから遮断周波数及びインピーダンスが決定される。通常、インピーダンスは50Ωに設定されるので、インピーダンスZは次のように表される。

$$Z = \sqrt{L/C}$$

信号伝送においては、不整合による伝送損失やノイズの混入の影響が重視されるから、インピーダンスZを指定値(この場合、50Ω)にしなければならない。したがって、インダクタンスL及び浮遊静電容量Cは、インピーダンスZを決めることのみを考えて決定し、最高周波数の決定を配慮して決めることはない。つまり、遮断周波数は、インピーダンスZを決めるために出されたLとCから一義的に定まることになる。

(発明が解決しようとする課題)

ところが、前記の如くボンディングワイヤのL

と浮遊静電容量を用いて信号伝送用のインピーダンスを形成する半導体装置においては、インピーダンスを設計値にするとL及びCの値が大きくなり、使用可能な最高周波数が低くなるという問題のあることが本発明者によって見いだされた。

将来、大量のデータを扱うことが予想され、このために、例えば光通信及び超高周波(10~20ギガヘルツ)を用いたシステムが考えられるが、現状では数ギガヘルツが限度である。

また、従来においては、周波数が高いために、ワイヤの微妙な形崩れや長さの違い、或いは多層間のばらつきなどによってLやCに差異が生じるが、これを調整する手段などがなかったため、インピーダンスを設計値に一致させることが難しく、例えば第8図に示すように、インピーダンスが部分的(ここではボンディングワイヤ4の部分)に不整合になりやすい。

そこで、本発明の目的は、ワイヤボンディングを用いながら、インピーダンス整合及び最高周波数を高くすることが可能な技術を提供することに

ある。

本発明の前記目的と新規な特徴は、本明細書の記述及び添付図面から明らかになるであろう。

〔課題を解決するための手段〕

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下の通りである。

すなわち、リードフレーム側のパッドと半導体チップ側のパッドとを信号伝送用ボンディングワイヤによって接続して超高频信号の伝送路を形成する半導体装置であって、前記信号伝送用ボンディングワイヤのインダクタンス及び前記信号伝送用ボンディングワイヤの端部の対地静電容量を伝送インピーダンスに整合させる調整手段を設けるものである。

〔作用〕

上記した手段によれば、リードフレーム側または半導体チップ側に設けられた調整用ボンディングパッドは、信号伝送路に対し静電容量を増加させるように機能する。したがって、信号伝送用ボ

ンス $L_1$ と浮遊静電容量 $C_1$ による回路に対し、調整用ボンディングワイヤ9による第2のインダクタンス $L_2$ 及びパッド2と調整用ボンディングパッド8の間に形成される浮遊静電容量 $C_2$ による回路が付加された形になる。なお、第2図においては、外部回路との接続のための50 $\Omega$ の伝送線11がパッド2に接続されている。なお、リードが長くなると、インピーダンスが規定値(50 $\Omega$ )から外れるが、これに対しては、リードにマイクロストリップラインを形成してインピーダンスを規定値になるようにしている。

調整用ボンディングワイヤ9を設けたことにより、パッド2からチップ側を見たインピーダンス $Z_0$ は次のようになる。

$$Z_0 = Z_1 \cdot Z_2 / Z_1 + Z_2$$

ただし、

$$Z_1 = \sqrt{L_1 / C_1}、Z_2 = \sqrt{L_2 / C_2}$$

ここで、 $Z_2$ を大まかに設定し、微調整を $Z_1$

ンディングワイヤのインダクタンスによって伝送インピーダンスが上がっても、これを下げるように作用し、ボンディングワイヤ部分のインピーダンスをその前後の信号伝送路のインピーダンスに一致させることができ、しかも周波数特性を劣化させることがない。

〔実施例1〕

第1図は本発明による半導体装置の主要部を示す平面図である。

第1図に示すように、超高频信号を伝送するパッド2はパッケージ7側に設けられ、チップ3側に設けられたパッド5(超高频信号の入・出力用)に隣接させて調整用ボンディングパッド8が配設されている。パッド2とパッド5の間には金線による信号伝送用のボンディングワイヤ4がボンディング接続され、パッド2と調整用ボンディングパッド8の間には調整用ボンディングワイヤ9がボンディング接続されている。

第2図は第1図の構成の等価回路を示し、パッド2にはボンディングワイヤ4によるインダク

タンス $L_1$ により行うようにする。この場合、インピーダンスの調整は、調整用ボンディングワイヤ9の長さ及び径を変えることにより行うことができる。

このようなインピーダンス調整手段を設けたことにより、外部から見た半導体装置のインピーダンスは、第3図に示すように一定値を示し、乱れを生じることはない。そして、信号の通過経路にはインダクタンス $L_1$ が挿入されないので最高使用周波数を高くすることができる。

また、調整用ボンディングパッド8を設けることにより、従来のようにワイヤの長さ、径などを調整する方法に比べて仕様変更などに容易に対処することができるようになる。

なお、第8図に示すようなインピーダンス特性の場合、これを調整するためにはパッド5の面積を増大し、対地静電容量を増やすことにより解決するが、これでは微妙な調整が困難であるばかりでなく、自由度もないため、実用的ではない。

〔実施例2〕

第4図は本発明の第2実施例の主要部を示す平

で

ッ

ッ

ジ

a

.

.

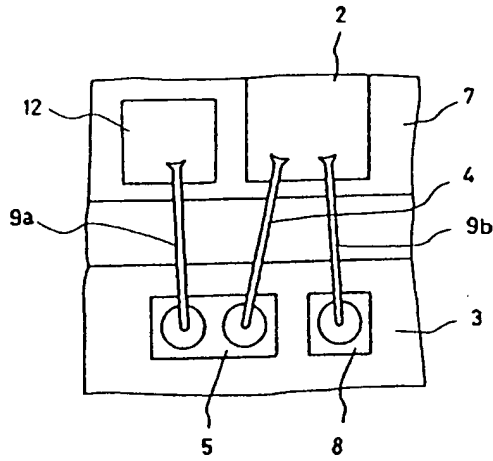


2, 5

4

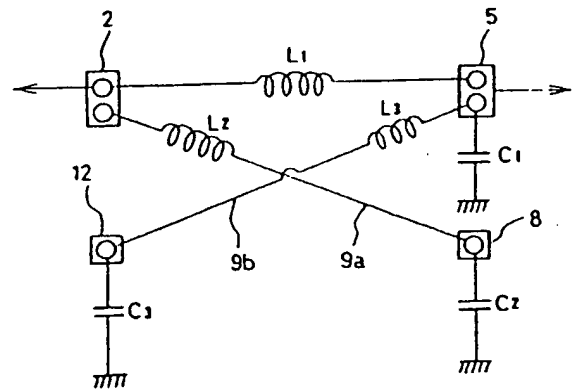
6, 10

第 5 図



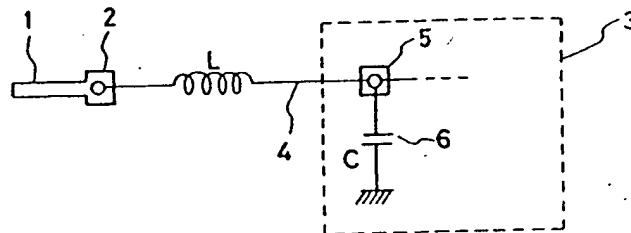
2, 5 : パッド  
3 : チップ  
4 : ボンディングワイヤ  
7 : パッケージ  
8, 12 : 調整用ボンディングパッド  
9a, 9b : 調整用ボンディングワイヤ

第 6 図



2, 5 : パッド  
8, 12 : 調整用ボンディングパッド  
9a, 9b : 調整用ボンディングワイヤ

第 7 図



第 8 図

